

4英寸P型4H碳化硅衬底产品规范
4 Inch Diameter P-type 4H Silicon Carbide Substrate Specification

项目 Item	P级 Production grade	D级 Dummy grade
直径 Diameter	100±0.2 mm	
厚度 Thickness	350/500±25 μm	
晶型 Polytype	4H-SiC	
多型 Polytype inclusion	不允许存在 None permitted	累计面积<5% Cumulative area<5%
微管密度 Micropipe density	≤1 cm ⁻²	≤10 cm ⁻²
六方空洞 Hexagonal void	不允许存在 None permitted	累计面积<5% Cumulative area<5%
六角面杂晶 Hexagonal Inclusion	不允许存在 None permitted	
电阻率 Resistivity	≤0.7 ohm·cm	≤1000 ohm·cm
晶面取向 Orientation	(0001) 偏向[11-20] 4°±0.5° (0001) tilt toward [11-20] 4°±0.5°	
表面处理 Surface Finish	C面: 镜面抛光; Si面: 化学机械抛光 C-face: mirror polishing, Si-face: CMP	
边缘轮廓 Edge profile	倒角处理 Chamfering	
硅面粗糙度 (5 μm×5 μm) Silicon surface roughness (5 μm×5 μm)	≤0.2 nm	
局部厚度偏差 (10 mm×10 mm) Local thickness variation (10 mm×10 mm)	≤5 μm	≤5 μm
总体厚度偏差 Total thickness variation	≤10 μm	≤15 μm
弯曲度 Bow	-20 μm~20 μm	-50 μm~50 μm
翘曲度 Warp	≤30 μm	≤80 μm
崩边/缺口 Edge chipping/Nick	数量不大于2个、长度不大于0.5毫米 Qty.≤2 ea., length≤0.5 mm	数量不大于2个、长度不大于1毫米 Qty.≤2 ea., length≤1 mm
硅面划痕 Silicon surface scratch	数量不大于5条、累计长度不大于0.5倍晶圆直径 Qty.≤5 ea., cumulative length≤0.5×Diameter	数量不大于5条、累计长度不大于1.5倍晶圆直径 Qty.≤5 ea., cumulative length≤1.5×Diameter
裂纹 Crack	不允许存在 None permitted	
表面沾污 Surface contamination	不允许存在 None permitted	
边缘去除 Edge Exclusion	3 mm	
包装形式 Packaging	单片盒/卡塞盒 Single wafer container/Cassette	

备注: 未提及项目遵从SEMI-STD。
Note: Items not mentioned shall comply with SEMI-STD.

6英寸P型4H碳化硅衬底产品规范
6 Inch Diameter P-type 4H Silicon Carbide Substrate Specification

项目 Item	P级 Production grade	D级 Dummy grade
直径 Diameter	150±0.2 mm	
厚度 Thickness	350/500±25 μm	
晶型 Polytype	4H-SiC	
多型 Polytype inclusion	不允许存在 None permitted	累计面积<5% Cumulative area<5%
微管密度 Micropipe density	≤1 cm ⁻²	≤10 cm ⁻²
六方空洞 Hexagonal void	不允许存在 None permitted	累计面积<5% Cumulative area<5%
六角面杂晶 Hexagonal Inclusion	不允许存在 None permitted	
电阻率 Resistivity	≤0.7 ohm·cm	≤1000 ohm·cm
晶面取向 Orientation	(0001) 偏向[11-20] 4°±0.5° (0001) tilt toward [11-20] 4°±0.5°	
表面处理 Surface Finish	C面: 镜面抛光; Si面: 化学机械抛光 C-face: mirror polishing, Si-face: CMP	
边缘轮廓 Edge profile	倒角处理 Chamfering	
硅面粗糙度 (5 μm×5 μm) Silicon surface roughness (5 μm×5 μm)	≤0.2 nm	
局部厚度偏差 (10 mm×10 mm) Local thickness variation (10 mm×10 mm)	≤5 μm	≤5 μm
总体厚度偏差 Total thickness variation	≤10 μm	≤15 μm
弯曲度 Bow	-25 μm~25 μm	-60 μm~60 μm
翘曲度 Warp	≤40 μm	≤100 μm
崩边/缺口 Edge chipping/Nick	数量不大于2个、长度不大于0.5毫米 Qty.≤2 ea., length≤0.5 mm	数量不大于2个、长度不大于1毫米 Qty.≤2 ea., length≤1 mm
硅面划痕 Silicon surface scratch	数量不大于5条、累计长度不大于0.5倍晶圆直径 Qty.≤5 ea., cumulative length≤0.5×Diameter	数量不大于5条、累计长度不大于1.5倍晶圆直径 Qty.≤5 ea., cumulative length≤1.5×Diameter
裂纹 Crack	不允许存在 None permitted	
表面沾污 Surface contamination	不允许存在 None permitted	
边缘去除 Edge Exclusion	3 mm	
包装形式 Packaging	单片盒/卡塞盒 Single wafer container/Cassette	

备注: 未提及项目遵从SEMI-STD。
 Note: Items not mentioned shall comply with SEMI-STD.

8英寸P型4H碳化硅衬底产品规范
8 Inch Diameter P-type 4H Silicon Carbide Substrate Specification

项目 Item	P级 Production grade	D级 Dummy grade
直径 Diameter	200±0.2 mm	
厚度 Thickness	350/500±25 μm	
晶型 Polytype	4H-SiC	
多型 Polytype inclusion	不允许存在 None permitted	累计面积<5% Cumulative area<5%
微管密度 Micropipe density	≤1 cm ⁻²	≤10 cm ⁻²
六方空洞 Hexagonal void	不允许存在 None permitted	累计面积<5% Cumulative area<5%
六角面杂晶 Hexagonal Inclusion	不允许存在 None permitted	
电阻率 Resistivity	≤0.7 ohm·cm	≤1000 ohm·cm
晶面取向 Orientation	(0001) 偏向[11-20] 4°±0.5° (0001) tilt toward [11-20] 4°±0.5°	
表面处理 Surface Finish	C面: 镜面抛光; Si面: 化学机械抛光 C-face: mirror polishing, Si-face: CMP	
边缘轮廓 Edge profile	倒角处理 Chamfering	
硅面粗糙度 (5 μm×5 μm) Silicon surface roughness (5 μm×5 μm)	≤0.2 nm	
局部厚度偏差 (10 mm×10 mm) Local thickness variation (10 mm×10 mm)	≤5 μm	≤5 μm
总体厚度偏差 Total thickness variation	≤10 μm	≤15 μm
弯曲度 Bow	-40 μm~40 μm	-70 μm~70 μm
翘曲度 Warp	≤50 μm	≤110 μm
崩边/缺口 Edge chipping/Nick	数量不大于2个、长度不大于0.5毫米 Qty.≤2 ea., length≤0.5 mm	数量不大于2个、长度不大于1毫米 Qty.≤2 ea., length≤1 mm
硅面划痕 Silicon surface scratch	数量不大于5条、累计长度不大于0.5倍晶圆直径 Qty.≤5 ea., cumulative length≤0.5×Diameter	数量不大于5条、累计长度不大于1.5倍晶圆直径 Qty.≤5 ea., cumulative length≤1.5×Diameter
裂纹 Crack	不允许存在 None permitted	
表面沾污 Surface contamination	不允许存在 None permitted	
边缘去除 Edge Exclusion	3 mm	
包装形式 Packaging	单片盒/卡塞盒 Single wafer container/Cassette	

备注: 未提及项目遵从SEMI-STD。
Note: Items not mentioned shall comply with SEMI-STD.